

112 年度經濟部工業局

「智慧電子人才應用發展推動計劃-臺科晶片佈局核心實務學程」 招生簡章

一、 參與單位:

1. 主辦單位:經濟部工業局

2. 承辦單位:財團法人資訊工業策進會

3. 開班單位:國立臺灣科技大學臺北市大安區基隆路4段43號

連絡人:電子工程學系 研究助理 陳鈞楷 先生 電話:02-2733-3141 #7202;

Email: m11102295@mail.ntust.edu.tw

二、 開課資料:

班別名稱	時數	自繳費用	開課日期	上課時間	上課時數
智慧電子人才應 用發展推動計劃- 臺科晶片佈局人 才核心實務學程	202 小時	自繳費用: 40,000元 工業局補助: 40,000元	112/7/03~ 112/8/18	每週(一~五) 09:00-18:00 (每週上課 35~40 小時) ※實際上課時間、課程內 容、講師,執行單位皆保 有最後微調權利。	學科課程 100 小時 實習課程 100 小時 共同科目 2 小時

※ 課程費用與獎助辦法

- 1.學員自費 40,000 元;工業局補助 40,000 元(總學費 80,000 元,工業局補助 50%),工業局補助之 40,000 元需到班超過 70%,結訓後到班率未達 70%者,原補助費用需繳還。
- 2. 學員培訓時數到班超過85%並通過考核結訓,若順利通過面試進入南亞科技就職,將由南亞科技給予等同自費金額之獎助金,並依標準另加計每月5000元薪資,若獲南亞科錄取而不接聘者,南亞科將有權利保留補助之4萬元自費學費之權利。

三、課程說明:

編號	課程名稱 課程大綱		授課師資	時數(理論 與實作)
1.	基礎課程			
1-1	積體電路實體設計總論	 台灣半導體產業結構與技術演化介紹 半導體製程介紹 半導體元件結構 佈局設計規範 	陳伯奇	8
1-2	Linux 作業系統操作	簡介 Linux 作業系統操作,讓學員熟悉其操作環境並 至電腦房實習	陳伯奇	6



1-3	基礎電子學	 Basic Semiconductor Physics Diode BJT Transistors Fundamental Logic Gates Basic Amplifier Architectures 	姚嘉瑜	9
1-4	Layout Tool	Virtuoso, Laker 操作教學	鍾勇輝	12
1-5	電晶體元件佈局	 積體電路晶體布局概念 大型電晶體佈局設計技巧,含 Serpentine Wide Transistors、Stacked Layout、Common Centroid Layouts等 方法教學 Ring Wide transistors Waffle Wide transistors 佈局匹配考量設計 Floorplan、Guard Ring 規劃 CMOS佈局 	陳筱青	23
1-6	電阻、電容、佈局	 介紹電阻元件計算方式 各種類電阻、電容模型介紹 電阻、電容寄生效應 電阻、電容電佈局實習(含同重心佈局) 	鍾勇輝	15.5
1-7	Analog/RF 基本佈局(含 PDK 介紹)	類比、高頻佈局技巧與重要注意事項	陳筱青	10.5
1-8	數位積體電路設計	介紹數位邏輯閘之操作原理與實際電路組成,並展示實際佈局案例,奠定學員們數位電路之概念與佈局基礎。	沈中安	12
2.	核心課程			
2-1	電路佈局設計(Hspice)	 Circuit Netlist Structure Component Format DC, AC, and Transient Analysis Measurement 電腦房實習 	姚嘉瑜	9
2-2	Full-Custom IC 設計流程	介紹 full-custom 設計流程含佈局驗證,介紹 DRC 與 LVS 之功能與使用方法(含 IR drop),以「簡單放大器」為例說明。	彭盛裕	15.5
2-3	佈局寄生效應分析	 Wire Properties & Wire Models Interconnect Impact on Chip Impact of Interwire Capacitance \(\) Resistance Layout Solutions I/O PADs 	鍾勇輝	8
2-4	佈局專案規劃課程	Floorplan、Power plan、Clock Tree、APR 概論與 Fully layout 之關係、IP、前瞻製程 與佈局時惡 DFM、ESD 結構、天線效應等。	陳伯奇	5



課程總時數				
3.	職場倫理及性別主流化課程實務	職場倫理及性別主流化課程	影片播放	202
		6. DRAM設計軟硬體環境介紹	m, 11 14 .1	_
		5. 問題分析與解決手法		
		4. DRAM製程介紹		
2-9	記憶體原理佈局實作	3. DRAM動作原理產品介紹	呂承恭	20
		2. DRAM產業與應用介紹		
		1. 公司參訪(含公司介紹)		
		Power Route 介紹		
2-8	Cell-Based 佈局設計	2. Placement · Floorplan · Power Planning ·	沈中安	9
		1. Cell-Based 設計流程		
		深入淺出,加深學員之印象與學習成效。		
2-7	ADC/DAC 設計	巧及注意 項,以實際完成之案例作說明,	鍾勇輝	18
		Noise Prevention and Suppression 介紹資料轉換器之操作原理與重要佈局技		
		7. 共模雜訊防範與抑制 Common Mode		
		6. 電源完整性(Power Integrity)	林「内	12
		5. 訊號完整性(Signal Integrity)		
∠-0	可少效证尔烈电磁双引领计	4. 非理想回流路徑 (Nonideal Return Paths)		
2-6	高速數位系統電磁設計概論	Interconnect Issues)	林丁丙	12
		3. 非理想的傳輸線效應 (Nonideal		
		2. 串音(Crosstalk)		
		1. 基礎傳輸線理論 (Transmission line Fundamentals)		
		其然更知其所以然。 1. 基礎傳輸線理論 (Transmission line		
2-5	元件不匹配與佈局對策	匹配之成因與對應之佈局技巧,讓他們知	鍾勇輝	7.5
		簡介 IC 製程及其瑕疵,讓學員了解元件不	1.7 1.00	

四、課程師資:

姓名	最高學歷 現任		專長
陳伯奇	台大電機博士	臺科大電子系教授兼 應科學院院長	混合模式 IC 設計、混合模式 IC 佈局、FPGA之 類比應用開發
林丁丙	台大電機博士	臺科大電子系教授	高速數位系統電磁設計、天線設計、微波工 程、電波傳播、無線通訊
姚嘉瑜	UCLA 電機博士	臺科大電機系教授	VLSI 電路設計、鎖相迴路電路設計、 Dela-Sigma Modulator、數位濾波器設計實作、 人工智慧



姓名	最高學歷	現任	專長
沈中安	爾灣加州大學電機博士	臺科大電子系副教授	無線通訊、數位訊號處理、數位積體電路設計
陳筱青	台大電子所博士	臺科大電機系教授	射頻積體電路設計
彭盛裕	喬治亞理工電機暨 電腦工程博士	臺科大電機系副教授	可編程重組之類比電路與系統、生醫感測積體 電路與系統、感測器介面電路設計
鍾勇輝	交通大學電子所博士	臺科大電子系副教授	Analog IC, ADC/DAC, PLL
呂承恭	淡江大學電子工程 系學士	南亞科技電腦輔助設 計處副處長	電腦輔助設計、DRAM 電路佈局

五、報名資格:符合下列資格之一者(無就業意願者,請勿報名):

- 1. 大專以上電子電機相關科系。
- 2. 大專以上學歷 (理工科系)、應屆畢業者或畢業 2 年內之社會人士,有意願投入智慧電子產業,長期從事 IC 佈局設計工作者。

六、招生名額:

本班預計招收15人,10人以上開班,額滿為止。

七、報名方式:

請將報名表填寫完畢後, email 至聯絡窗口陳先生: mailto:M11102295@mail.ntust.edu.tw 郵件主旨:[報名確認][112年度臺科晶片佈局人才養成班][姓名],即日起至112年6月12日(一)17:00截止(依實際錄取繳費情形調整時間)。

※甄試應繳證件:請詳細填寫學員報名表(附件一)及受訓學員訪談表(面試現場填寫),並繳交二 时相片2張,畢業證書影本、身份證影本、最高學歷在校成績單及其他有利審查資料,請面試 時現場繳交。

八、甄試時間:採個別預約或 112 年 6 月 16 日 (五) 上午 9:00 至臺灣科技大學參加面試,通過後於正式上課前繳交課程費用。

※甄試地點:國立臺灣科技大學電資學院大樓 T2-301-2 報到,依到場順序口試。



※榜示日期:面試結束後隔天 17:00 前電子郵件發信告知面試結果。

九、報到方式及證件審核:

- 1. 報到時間: 112 年 6 月 26 日(一)上午 10:00, 於臺灣科技大學電資學院大樓 T2-301-2 辦理報到 手續。
- 2. 報到時須攜帶最高學歷畢業證書、最高學歷在校成績單 (足勘證明之文件即可,不需要正式文件)、近期半身 2 吋相片及相片電子檔。
- 3. 簽署個資同意書、保密切結書及學員守則切結書各一份。
- 4. 報到當天因故無法到達者,請於報到日前一天以電話完成請假(須核對相關資料)。
- 5. 報到當天未完成報到者或是未請假者,視同放棄錄取資格,其資格由備取者遞補,且不得異議,其所繳交之費用依據"退費標準"辦理。

十、退費與結訓標準:

- 如因故無法開班者,所繳費用全額退還。學員於繳費後開訓前退訓者,退還九成之自繳費用;於開訓後一週內而退訓者,退還五成之自繳費用;開訓一週後而退訓者,不退還任何費用。
- 2. 依經濟部工業局規定,學員完成全期訓練,經測驗合格者,由工業局核發結訓證書。
- 3. 患有精神官能障礙疾病者,雖經考試錄取或已報到註冊,培訓單位必要時得予退訓。
- 4. 受訓期間破壞公物或上課秩序,經告誡不聽者,培訓單位必要時得予退訓,並要求賠償。
- 受訓期間缺課時數達總訓練時數二分之一(含)者,無論缺課理由為何,不發給結訓證書。
- 6. 退訓或訓練成績不合格者,不發給結訓證書。成績不合格係指受訓期間各科考試(含筆試、實習、課程實作與平常成績)成績按各科時數加權計算,總平均低於六十分(不含)者。

十一、 特色:

教學環境優良,師資均有良好實務經驗,經驗豐富,口碑極佳。學員成績合格、通過結訓且表 現良好者提供南亞科技職缺應徵機會。

經濟部工業局廣告



附件一

112 年度經濟部工業局智慧電子人才應用發展推動計畫「臺科晶片佈局核心實務學程」報名表

報名班別	智慧電子人才應用發展推動計畫 臺科晶片佈局核心實務學程							
中文姓名				英文姓名	3			利 电 电 心
出生日期	民國		年		月		日	黏貼最近 2吋照片1張
身分證字號								2 (///// 1 ///
學歷	(最高)畢(次高)畢	業學校: 業學校:			科科			
通訊處	宅000							
聯絡電話	宅()				傳真	()		
手機號碼								
電子郵件信箱	(必填)							
電子相關經歷 (若無電子行業相關經 歷者,請填寫最近一 個工作經歷)		服務單	位名稱(請	详填)		職	稱	服務年資
红虎但知切止如自	□1.同事或同業告知、□2.親朋好友告知、□3.公司單位公告、□4.政府單位公告、□5.學校單位公告、□6.培訓單位公告、□7.歷年學員口碑、□8.電子系網頁、□9.yes123 網站、□10.報紙-自由時報、□11.報紙-工商/經濟日報、□12.報紙-其他、□13.廣播-中廣、□14.廣播-其他、□15.工業局網站、□16.智慧電子學院網站、□17.104 網站、□18.Udnjob 網站、□19.其他網站、□20.智慧電子學院 eDM、□21.其他 eDM、□22.其他管道							



確定錄取始得繳費	總金額: 40,000 元 日期:民國 112 年 6 月 26 日
	1. 結業證書將印製英文姓名,請正確填寫。英文名在前,姓在後,證書英文姓名請使用拼音(同護照英文姓名),不可用慣用名,及注意大小寫,例如:王小明 Siao-Ming Wang。
備註	2. 報名課程因人數不足或不可抗力因素,將保留不開班之權利,並退還已繳之 全額費用。
7角 红	3. 於開課後,完成報名繳費之學員若因故無法上課者得依下列標準退費:(1) 學員自報名繳費後至實際上課日前退學者,退還已繳學費之9成。(2) 自實際上課之日算起一週內退訓者(含)退還已繳學費之5成。
	(3) 開訓一週後而退訓者,恕不接受退費申請。4. 學員上課出席紀錄以課堂簽到/簽退為主,未簽到或簽退者該堂課以缺課論。

※報到時需加簽:

個資同意書,保密切結書,學員守則切結書各一份。

- ※「結訓學員應配合經濟部工業局培訓後電訪調查」。
- ※ 因應性別主流化國際趨勢,打造友善職場之發展,優先保留女性參訓名額 10%

- 營 造 友 善 家 庭 職 場 環 境 -



珍視員工

價

値

性別平等・幸福升等

讓職場員工平等發揮實力、自我實現,各種性別的受雇者均受益。

- ※ 鼓勵企業辦理聯誼會等,提供員工兼顧工作及家庭之彈性工作與休假制度,並鼓勵家庭成員分擔家務,營造友善成家環境。
- ※ 協助均衡家庭和工作之措施,如托兒設施、哺乳室、育兒津貼規定等, 營造友善育兒環境。
- ※ 積極僱用因結婚、懷孕、分娩、育兒或照顧家庭而離職之再度就業者, 營造友善家庭照護環境。
- ※ 鼓勵企業僱用中高齡勞工,營造高齡友善就業環境。

▶ 員工協助方案 (EAPs)

讓員工在工作與家庭間取得平衡,提升員工生產力,組織整體受益,員工與企業「雙贏」。

▶ 工作面

- 增進員工對工作之適應、職位轉換、職涯發展、退休規劃及 危機處理之輔導。
- 留住優秀的員工、減少員工後顧之憂。

▶ 生活面

- 提供員工有關財務、法律、稅 務、繼承、交通事故、醫療糾 紛等資訊與知識。
- 避免員工因法律糾紛帶來的心理與生活干擾。

▶ 健康面

111

- 提供員工情緒管理訓練、適當 的身心健康管理方案、心理諮 詢服務。
- 穩定員工工作情緒、紓解工作 壓力、減少離職率、曠職率。







